

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-219790
 (43)Date of publication of application : 27.08.1993

(51)Int.Cl. H02P 7/29
 H02P 1/22

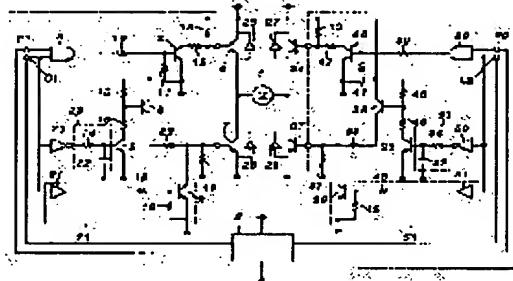
(21)Application number : 04-056191 (71)Applicant : MITSUBA ELECTRIC MFG CO LTD
 (22)Date of filing : 06.02.1992 (72)Inventor : TANAKA KAZUAKI

(54) TRANSISTOR BRIDGE CIRCUIT

(57)Abstract:

PURPOSE: To prevent respective transistors jointed in series between power sources, from being turned ON at the same time, in a transistor bridge circuit.

CONSTITUTION: At the diagonal positions of transistors 4, 34 for feeding current to a motor 1, transistors 7, 37 for grounding the motor are arranged, and a bridge circuit is composed, and a driving circuit for turning the transistors ON/OFF is set. By providing the driving circuit, with respective quick-off circuits 24, 54 for quickening the OFF-working of the transistors 7, 37, the transistors 4, 7, and 34, 37 jointed to each other in series can be prevented from being turned ON at the same time.



LEGAL STATUS

[Date of request for examination] 05.09.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2898140

[Date of registration] 12.03.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-219790

(43)公開日 平成5年(1993)8月27日

(51)Int.Cl.⁵

H 0 2 P 7/29

1/22

7/29

識別記号

府内整理番号

F I

技術表示箇所

C 4238-5H

2116-5H

G 4238-5H

審査請求 未請求 請求項の数2(全6頁)

(21)出願番号

特願平4-56191

(22)出願日

平成4年(1992)2月6日

(71)出願人 000144027

株式会社三ツ葉電機製作所

群馬県桐生市広沢町1丁目2681番地

(72)発明者 田中 一明

群馬県桐生市広沢町1丁目2681番地 株式

会社三ツ葉電機製作所内

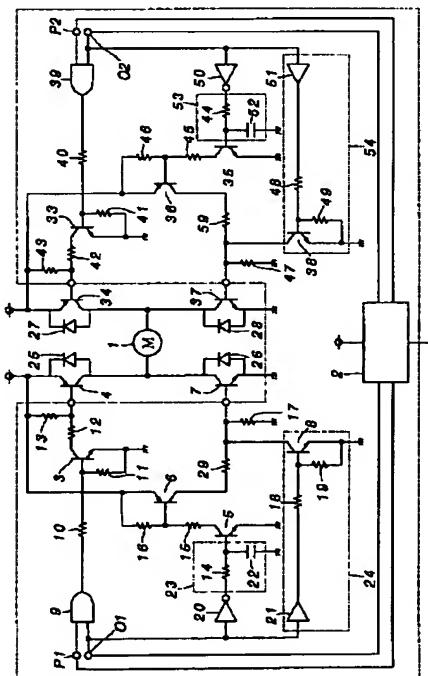
(74)代理人 弁理士 大島 陽一

(54)【発明の名称】 トランジスタブリッジ回路

(57)【要約】

【目的】 トランジスタブリッジ回路に於いて電源間に直列接続された各トランジスタが同時にオンすることを防止する。

【構成】 モータ1に電流を供給するためのトランジスタ4及び34の対角位置に、該モータをグラウンドに接続するためのトランジスタ7、37を設けてブリッジ回路を構成し、これらのトランジスタをオン・オフするための駆動回路を設ける。この駆動回路にトランジスタ7及び37のオフ動作を迅速化するクリックオフ回路24、54をそれぞれ設けることにより、互いに直列接続されたトランジスタ4、7及び34、37が同時にオンすることを防止できる。



【特許請求の範囲】

【請求項1】 負荷の一方の入力端に電流を供給するための第1のトランジスタと、前記負荷の他方の入力端に電流を供給するための第2のトランジスタと、前記負荷の一方の入力端をグラウンドに接地するための第3のトランジスタと、前記負荷の他方の入力端をグラウンドに接地するための第4のトランジスタと、前記第1から第4のトランジスタをオン・オフするために該第1から第4のトランジスタにそれぞれ所定の駆動信号を供給する駆動回路とを有し、前記駆動回路が、前記第3及び第4のトランジスタのオフ動作を迅速化するクイックオフ路を有することを特徴とするトランジスタブリッジ回路。

【請求項2】 前記駆動回路が、前記第3及び第4のトランジスタのオン動作を遅延する遅延回路を有することを特徴とする請求項1に記載のトランジスタブリッジ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、トランジスタブリッジ回路に関し、例えばモータの正逆転制御回路に好適なトランジスタブリッジ回路に関するものである。

【0002】

【従来の技術】 例えば、モータのドライブ回路等にブリッジ回路を用いて、負荷としてのモータを所定の駆動信号に応じて正逆転駆動させるようにしたものがある。従来のモータドライブ回路に用いられるトランジスタブリッジ回路として、図3に示されるように、例えばモータ1を正転させたい場合には、互いに対角位置に接続されたトランジスタ4と37とをオンし、かつトランジスタ7と34とをオフして、図示しない電源を供給するようにされている。一方モータ1を逆転させたい場合には、上記したトランジスタのオン・オフ動作を反転してモータ1に電源を供給するようにされている。

【0003】 そして、これらのトランジスタを作動させるために、トランジスタ4及び34を作動させる場合にあっては、信号発生手段2からのオン・オフ駆動信号に応じてトランジスタ3及び33がオン・オフするようにされていて、それらトランジスタ3、33のオン・オフ信号をトランジスタ4、34のベースに供給している。また、トランジスタ7及び37を作動させる場合にあっては、信号発生手段2からのオン・オフ駆動信号をそれぞれインバータ20、50を介してトランジスタ5、35に供給し、トランジスタ6、36をオン・オフするようにされていて、それらのトランジスタ6、36のオン・オフ信号をトランジスタ7、37のベースに供給している。

【0004】 しかしながら、トランジスタ7をオフする

際には、トランジスタ5のオフ動作時間とトランジスタ6のオフ動作時間とが加算された時間を要することとなり、この時間遅れによりトランジスタ4がオンした時点でトランジスタ7がまだオンしている状態が生じる虞がある。また、トランジスタ34と37との関係にあっても同様の不具合が生じる虞があり、それぞれ直列接続されたトランジスタが同時にオンすることにより該トランジスタに大きな短絡電流が流れることが考えられるため、この短絡電流を防止し得るトランジスタブリッジ回路が望まれていた。

【0005】

【発明が解決しようとする課題】 このような従来技術の問題点に鑑み、本発明の主な目的は、トランジスタの発熱を防止し得るトランジスタブリッジ回路を提供することにある。

【0006】

【課題を解決するための手段】 上述した目的は本発明によれば、負荷の一方の入力端に電流を供給するための第1のトランジスタと、前記第1のトランジスタに前記一方の入力端を介して直列接続された第2のトランジスタと、前記負荷の他方の入力端に電流を供給するための第3のトランジスタと、前記第3のトランジスタに前記他方の入力端を介して直列接続された第4のトランジスタと、前記第1～第4のトランジスタをオン・オフするために該第1～第4のトランジスタにそれぞれ所定の駆動信号を供給する駆動回路とを有し、前記駆動回路が、前記第2及び第4のトランジスタのオフ動作を促進し得る促進回路を有することを特徴とするトランジスタブリッジ回路を提供することにより達成される。特に、駆動回路が、前記第2及び第4のトランジスタのオン動作を遅延し得る遅延回路を有すれば尚良い。

【0007】

【作用】 このようにすれば、第1のトランジスタがオンする以前に第3のトランジスタをオフすると共に、第2のトランジスタがオンする以前に第4のトランジスタをオフすることから、互いに直列接続されたトランジスタが同時にオンすることを防止できる。また、第1のトランジスタがオフした後に第3のトランジスタがオンすると共に、第2のトランジスタがオフした後に第4のトランジスタがオンすることから、上述と同様の作用を得ることができる。

【0008】

【実施例】 以下、本発明の好適実施例を添付の図面について詳しく説明する。

【0009】 図1は、本発明が適用されたモータドライブ回路の概略を示す回路図であり、モータ1を正転・逆転制御すると共に、PWM制御によりモータトルクを制御するようにされている。モータ1をPWM制御するためのPWM信号並びにオン・オフ制御するための駆動信号を発生する信号発生手段2からの該PWM信号が供給

される端子P1と、該駆動信号が供給される端子O1とを入力端とするANDゲート9の出力端には、抵抗10を介してNPN形のトランジスタ3のベースが接続されている。トランジスタ3のエミッタは接地されていると共に、そのベースーエミッタ間に抵抗11が接続されていて、更に、そのコレクタには抵抗12、13を介して図示されない電源が接続されている。抵抗12と13とのノードには、PNP形のトランジスタ4のベースが接続されており、そのエミッタには前記した電源が接続されている。トランジスタ4のコレクタには、モータ1の一方の端子が接続されていると共に、NPN形のトランジスタ7のコレクタが接続されている。

【0010】端子O1には、インバータ20を介し、更に抵抗14を介してNPN形のトランジスタ5のベースが接続されていると共に、このベースと抵抗14とのノードはコンデンサ22を介して接地されている。トランジスタ5のコレクタには、抵抗15、16を介して前記電源が接続されると共に、そのエミッタは接地されている。そして、抵抗15、16とのノードには、PNP形のトランジスタ6のベースが接続されている。トランジスタ6のエミッタには、前記した電源が接続されていると共に、そのコレクタには前記したトランジスタ7のベースが接続される。そして、トランジスタ7のエミッタは接地されていると共に、そのベースとエミッタとの間には抵抗17が接続されている。

【0011】また、端子O1には、バッファ21を介して更に抵抗18を介してNPN形のトランジスタ8のベースが接続されていて、そのコレクタにはトランジスタ7のベースが接続されている。トランジスタ8のエミッタは接地されていると共に、そのベースーエミッタ間に抵抗19が接続されている。

【0012】モータ1の図1の右側の回路構成は、上述した左側の回路構成と同様であるため、右側回路については左側の回路の符号に30を加算した符号を付与し、端子P1、O1に対応する符号をP2、O2として付与しその説明は省略する。尚、トランジスタブリッジ回路を構成する各トランジスタ4、7、34、37には、還流ダイオード25～28がそれぞれ並列的に接続されている。

【0013】上記モータのドライブ回路では、端子O1及びO2にハイレベルの信号が供給された場合に、トランジスタ8及び38が急速にオンすることによりトランジスタ7のオフ動作を迅速化するクイックオフ回路24、54が構成されている。また、端子O1及びO2にローレベルの信号が供給された場合に、トランジスタ5及び35が遅くオンすることによりトランジスタ7及び37のオン動作を遅延する遅延回路23、53が構成されている。

【0014】このように構成されたモータドライブ回路の作動要領について説明すると、信号発生手段2から

は、モータ1を正転させる場合には、端子O1にハイレベルの駆動信号を供給すると共に、端子P1に所定のデューティ比でもって信号レベルが反転するPWM信号を供給し、他の端子O2、P2にはローレベルの信号を供給するようにされている。これとは逆にモータ1を逆転させる場合には、各端子O1、O2、P1、P2には前記した正転時の信号を反転した信号を供給するようにされている。また、モータ1の停止中は、それぞれの端子にはローレベルの各信号を供給するようにされている。

【0015】先ず、モータ1の駆動要求がなかった場合について説明すると、信号発生手段2から各端子O1、O2に対して図3のAに示すようにローレベルの信号が供給されてるため、ANDゲート9の出力信号はローレベルとなる。このローレベルの信号により、トランジスタ3はオフし、よってトランジスタ4がオフする。この場合、インバータ20の出力からはハイレベルの信号が出力され、このハイレベル信号は抵抗14とコンデンサ22とで定められる時定数により遅延され、トランジスタ5のベースに供給される。そして、トランジスタ5が所定時間経過後にオンし、よってトランジスタ6がオンする。トランジスタ6のオンによりトランジスタ7のベースに信号が供給されるため、該トランジスタ7はオンする。また、端子O2、P2にもローレベルの信号が供給されていることから、トランジスタ34、37は上記したトランジスタ4、7と同様のオン・オフ動作を行う。従って、モータ1には電源が供給されないことから、モータ1は停止状態となる。

【0016】次に、モータ1に正転駆動要求が存在した場合について説明すると、図3のBに示すように、端子O1にハイレベルの駆動信号が供給されると共に、端子P1にPWM信号が供給されるため、ANDゲート9の出力端からはPWM信号と同周期の信号が出力されトランジスタ3がオンし、よってトランジスタ4もオンする。また、端子O1に供給された駆動信号がインバータ20により反転されてトランジスタ5がオフし、よってトランジスタ6がオフするため、トランジスタ7のベース電流が断たれる。しかもこの際にはバッファ21を通過した駆動信号によりトランジスタ8が急速にオンするため、トランジスタ7のベース電流がトランジスタ6によるベース電流遮断動作よりも若干速く断たれこととなる。また、端子O2、P2にはローレベルの信号が供給されていることから、トランジスタ34、37は、それぞれオフ、オンしている。従って、トランジスタ4のエミッターコレクタ、モータ1、トランジスタ37のコレクターエミッタの順に電流が流れため、モータ1が正転する。

【0017】次に、モータ1に逆転駆動要求が存在した場合について説明すると、図3のCに示すように、端子O2にハイレベルの信号が供給され、端子P2にPWM信号が供給されると共に、端子O1、P1にローレベル

の信号が供給されるため、上記した各トランジスタの動作が反転することからモータ1が逆転する。

【0018】上述の作動からも明らかなように、トランジスタ4がオンする際には、トランジスタ8が急速にオンすることでトランジスタ4のオン動作よりも早くトランジスタ7をオフすることができ、同様に、トランジスタ3、4がオンする際には、該トランジスタ3、4のオン動作よりも早くトランジスタ3、7をオフすることができるから、トランジスタ4とトランジスタ7とが同時にオンすることができなく、同様にトランジスタ3、4とトランジスタ3、7とが同時にオンすることができない。また、トランジスタ7及び3、7のオン動作を遅らせることにより、上記した直列接続されたトランジスタ同士が同時にオンすることができない。従って、直列接続されたトランジスタには大きな短絡電流が流れることができない。

【0019】

【発明の効果】以上の説明により明らかなように、本発明によるトランジスタブリッジ回路によれば、互いに直列接続されたトランジスタに短絡電流が流れることを防止できることから、ブリッジ回路の信頼性が向上し、特にトランジスタを高速スイッチングすることで負荷に流れる電力を調整するPWM制御に好適なトランジスタブ

リッジ回路を提供できる。

【図面の簡単な説明】

【図1】本発明が適用されたモータドライブ回路の概略を示す回路図である。

【図2】図1の回路の各端子に供給される信号に応じた各トランジスタ及びモータの動作を示すタイミングチャート図である。

【図3】従来のモータドライブ回路の概略を示す回路図である。

【符号の説明】

1 モータ

2 信号発生回路

3~8、33~38 トランジスタ

9、39 ANDゲート

20、50 インバータ

21、51 バッファ

10~19、40~49 抵抗

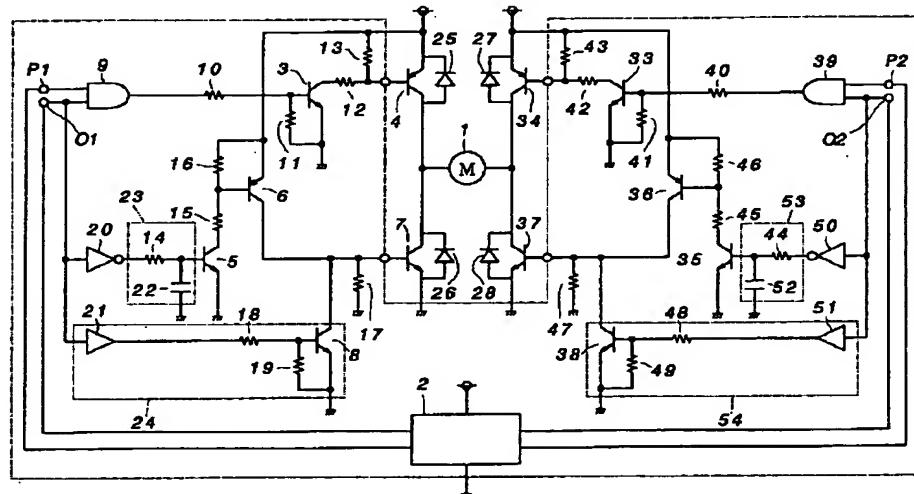
22、52 コンデンサ

23、53 遅延回路

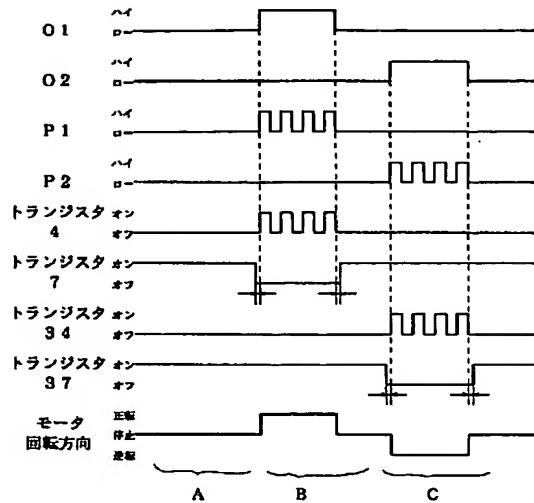
24~54 クイックオフ回路

25~28 還流ダイオード

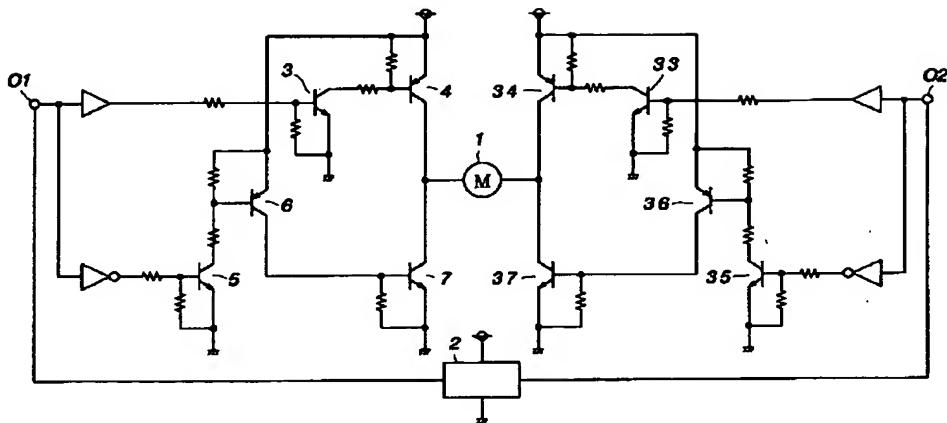
【図1】



【図2】



【図3】



【手続補正書】

【提出日】平成4年5月28日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】 負荷の一方の入力端に電流を供給するための第1のトランジスタと、
 前記負荷の他方の入力端に電流を供給するための第2のトランジスタと、
 前記負荷の一方の入力端をグラウンドに接地するための第3のトランジスタと、

前記負荷の他方の入力端をグラウンドに接地するための第4のトランジスタと、

前記第1から第4のトランジスタをオン・オフするためには該第1から第4のトランジスタにそれぞれ所定の駆動信号を供給する駆動回路とを有し、

前記駆動回路が、前記第3及び第4のトランジスタのオフ動作を迅速化するクイックオフ回路を有することを特徴とするトランジスタブリッジ回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

BEST AVAILABLE COPY

(6)

特開平5-219790

【補正内容】

【0010】端子O1には、インバータ20を介し、更に抵抗14を介してNPN形のトランジスタ5のベースが接続されていると共に、このベースと抵抗14とのノードはコンデンサ22を介して接地されている。トランジスタ5のコレクタには、抵抗15、16を介して前記電源が接続されると共に、そのエミッタは接地されている。そして、抵抗15、16とのノードには、PNP形のトランジスタ6のベースが接続されている。トランジスタ6のエミッタには、前記した電源が接続されている。

と共に、そのコレクタには抵抗29を介して前記したトランジスタ7のベースが接続される。そして、トランジスタ7のエミッタは接地されていると共に、そのベースとエミッタとの間には抵抗17が接続されている。

【手続補正3】

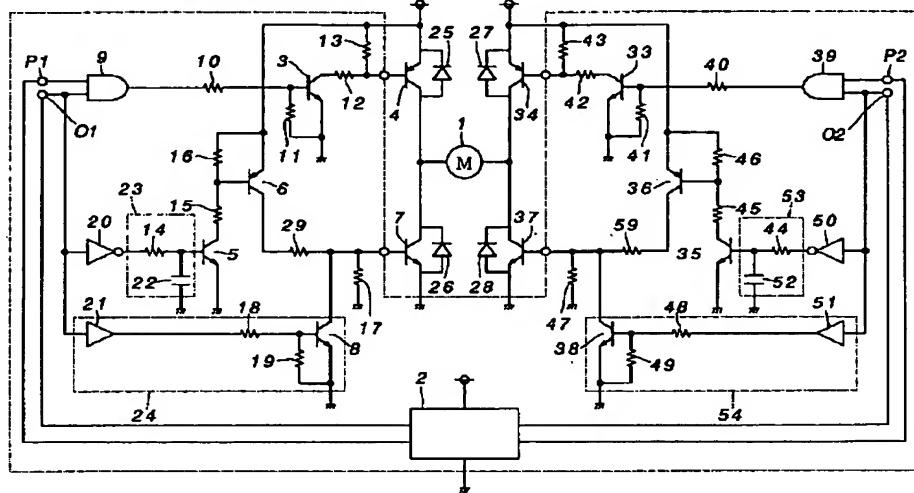
【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】



【手続補正4】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

